

PCTWELTORGANISATION FÜR GEISTIGES EIGENTUM
Internationales BüroINTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation ⁶ : G06F 11/267, G01R 31/3185, G06F 11/20	A1	(11) Internationale Veröffentlichungsnummer: WO 99/32975
		(43) Internationales Veröffentlichungsdatum: 1. Juli 1999 (01.07.99)

(21) Internationales Aktenzeichen: PCT/DE98/03682
(22) Internationales Anmeldedatum: 15. Dezember 1998
(15.12.98)

(30) Prioritätsdaten:
197 57 200.6 22. Dezember 1997 (22.12.97) DE

(71) Anmelder (für alle Bestimmungsstaaten ausser US): PACT INFORMATIONSTECHNOLOGIE GMBH [DE/DE]; Thelemannstrasse 15, D-81545 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): VORBACH, Martin [DE/DE]; Hagebuttenweg 36, D-76149 Karlsruhe (DE). MÜNCH, Robert [DE/DE]; Hagebuttenweg 36, D-76149 Karlsruhe (DE).

(74) Anwalt: PIETRUK, Claus, Peter; Im Speitel 102, D-76229 Karlsruhe (DE).

(81) Bestimmungsstaaten: AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, US, UZ, VN, YU, ZW, ARIPO Patent (GH, GM, KE, LS, MW, SD, SZ, UG, ZW), eurasisches Patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI Patent (BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht

Mit internationalem Recherchenbericht.

Vor Ablauf der für Änderungen der Ansprüche zugelassenen Frist; Veröffentlichung wird wiederholt falls Änderungen eintreffen.

(54) Title: PROCESS FOR REPAIRING INTEGRATED CIRCUITS

(54) Bezeichnung: VERFAHREN ZUR REPARATUR VON INTEGRIERTEN SCHALTKREISEN

(57) Abstract

In a process for repairing integrated circuits, individual subassemblies or a number of subassemblies are first associated with an additional, identical subassembly; a multiplexer is connected upstream of the subassembly inputs to connect the input bus of each subassembly to the following subassembly; a multiplexer is connected downstream of the subassembly outputs to receive the output bus of each subassembly from the following subassembly; and finally, in the event of a failure of one of the subassemblies, the multiplexers are switched in such a way that the defective subassembly is replaced by the following one, and the following subassembly is replaced by the following one, and so on until the last subassembly is replaced by the additional subassembly.

(57) Zusammenfassung

In Verbindung mit einem Verfahren zur Reparatur von integrierten Schaltkreisen wird vorgeschlagen, daß 1. einer einzelnen oder einer Mehrzahl von Baugruppen eine weitere gleiche Zusatzbaugruppe zugeordnet ist, daß 2. den Eingängen der Baugruppen ein Multiplexer vorgeschaltet ist, der den Eingangsbus einer Baugruppe auf die jeweils nachfolgende Baugruppe schalten kann, daß 3. den Ausgängen der Baugruppen ein Multiplexer nachgeschaltet ist, der den Ausgangsbus einer Baugruppe von der jeweils nachfolgenden Baugruppe erhalten kann, daß 4. im Fall eines Defektes in einer der Baugruppen die Multiplexer so geschaltet werden, daß die defekte Baugruppe durch ihre Nachfolgende ersetzt wird, wobei die nachfolgende Baugruppe durch deren Nachfolgende ersetzt wird, so lange, bis die letzte Baugruppe durch die Zusatzbaugruppe ersetzt wird.

